

Jirko Zessack

Modellierung von speziellen Komponenten des FlexRay-Protokolls

Diplomarbeit

Bibliografische Information der Deutschen Nationalbibliothek:

Bibliografische Information der Deutschen Nationalbibliothek: Die Deutsche Bibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de/> abrufbar.

Dieses Werk sowie alle darin enthaltenen einzelnen Beiträge und Abbildungen sind urheberrechtlich geschützt. Jede Verwertung, die nicht ausdrücklich vom Urheberrechtsschutz zugelassen ist, bedarf der vorherigen Zustimmung des Verlanges. Das gilt insbesondere für Vervielfältigungen, Bearbeitungen, Übersetzungen, Mikroverfilmungen, Auswertungen durch Datenbanken und für die Einspeicherung und Verarbeitung in elektronische Systeme. Alle Rechte, auch die des auszugsweisen Nachdrucks, der fotomechanischen Wiedergabe (einschließlich Mikrokopie) sowie der Auswertung durch Datenbanken oder ähnliche Einrichtungen, vorbehalten.

Copyright © 2006 Diplom.de
ISBN: 9783832499679

Jirko Zessack

Modellierung von speziellen Komponenten des FlexRay- Protokolls

Jirko Zessack

Modellierung von speziellen Komponenten des FlexRay-Protokolls

Diplomarbeit
Technische Universität Ilmenau
Fakultät für Informatik und Automatisierung
Institut für Rechnerarchitektur / Rechnernetze
Oktober 2006



Diplom.de

Diplomica GmbH _____
Hermannstal 119k _____
22119 Hamburg _____

Fon: 040 / 655 99 20 _____
Fax: 040 / 655 99 222 _____

agentur@diplom.de _____
www.diplom.de _____

Jirko Zessack

Modellierung von speziellen Komponenten des FlexRay-Protokolls

ISBN-10: 3-8324-9967-9

ISBN-13: 978-3-8324-9967-9

Druck Diplomica® GmbH, Hamburg, 2006

Zugl. Technische Universität Ilmenau, Ilmenau, Deutschland, Diplomarbeit, 2006

Dieses Werk ist urheberrechtlich geschützt. Die dadurch begründeten Rechte, insbesondere die der Übersetzung, des Nachdrucks, des Vortrags, der Entnahme von Abbildungen und Tabellen, der Funksendung, der Mikroverfilmung oder der Vervielfältigung auf anderen Wegen und der Speicherung in Datenverarbeitungsanlagen, bleiben, auch bei nur auszugsweiser Verwertung, vorbehalten. Eine Vervielfältigung dieses Werkes oder von Teilen dieses Werkes ist auch im Einzelfall nur in den Grenzen der gesetzlichen Bestimmungen des Urheberrechtsgesetzes der Bundesrepublik Deutschland in der jeweils geltenden Fassung zulässig. Sie ist grundsätzlich vergütungspflichtig. Zuwiderhandlungen unterliegen den Strafbestimmungen des Urheberrechtes.

Die Wiedergabe von Gebrauchsnamen, Handelsnamen, Warenbezeichnungen usw. in diesem Werk berechtigt auch ohne besondere Kennzeichnung nicht zu der Annahme, dass solche Namen im Sinne der Warenzeichen- und Markenschutz-Gesetzgebung als frei zu betrachten wären und daher von jedermann benutzt werden dürften.

Die Informationen in diesem Werk wurden mit Sorgfalt erarbeitet. Dennoch können Fehler nicht vollständig ausgeschlossen werden, und die Diplomarbeiten Agentur, die Autoren oder Übersetzer übernehmen keine juristische Verantwortung oder irgendeine Haftung für evtl. verbliebene fehlerhafte Angaben und deren Folgen.

© Diplomica GmbH

<http://www.diplom.de>, Hamburg 2006

Printed in Germany

Jirko Zessack
Kopernikusstrasse 1
98693 Ilmenau
Telefon: +49(174) 1 84 52 42
Email: karriere@zessacks.com

Lebenslauf

Persönliche Daten

Jirko Zessack
am 06.11.1979 geboren in Görlitz
ledig
Dipl.-Informatiker (TU)

Schulische Laufbahn / Bundeswehr / Studium

09/1986 – 08/1990	Grundschule Arnsdorf Hilbersdorf
09/1990 – 08/1992	Realschule Königshain Schulbetrieb 1992 eingestellt
09/1992 – 08/1996	Erich Weinert Realschule in Reichenbach Erlangen des Realschulabschluss Abschlussnote 1,6
09/1996 – 08/1999	Berufliches Schulzentrum für Wirtschaft in Görlitz Erlangen der allgemeinen Hochschulreife (Abitur) Abschlussnote 2,1
09/1999 – 06/2000	Wehrdienst beim Fallschirmjägerbataillon 373
10/2000 – 10/2006	Studium der Informatik an der TU Ilmenau Nebenfach Mathematik / Numerik Vertiefung in Telematik und Rechnerarchitektur Abschlussarbeit zu Flexray / Fahrzeugkommunikation Abschlussnote 2,0

Berufstätigkeit / Praktika

04/1997 – 05/1999	Nebentätigkeit bei der Marktkauf AG in Görlitz Service im Bereich Kundenbedienung Erlangen von Fähigkeiten im Umgang mit fremden Personen, Konfliktlösungstechniken, Teamarbeit
-------------------	--

Jirko Zessack
Kopernikusstrasse 1
98693 Ilmenau
Telefon: +49(174) 1 84 52 42
Email: karriere@zessacks.com

- | | |
|-------------------|---|
| 07/1999 – 10/1999 | Nebentätigkeit bei der DEA Tankstelle Nitsche in Görlitz Erlangen von Fähigkeiten zur selbständigen Arbeitsweise, durch Management des Einkaufsshops, Koordination von Lieferanten, Tagesabrechnungen und Serviceleistungen für Kunden |
| 06/2003 – 10/2003 | Praktikum bei der RENK AG Augsburg
Selbständige Erarbeitung und Programmierung eines Datenbankmanagementsystems |
| 04/2005 – 09/2005 | Praktikum bei der BMW Group in Dingolfing
Selbständige Erarbeitung und Programmierung eines Datenbankmanagementsystems, Erledigung von im Tagesgeschäft anfallenden Verwaltungsaufgaben, Einarbeitung und Koordination eines Praktikanten sowie die selbständige Betriebssystemumstellung und Netzwerkabsicherung der Produktionsanlagen |

Weiterbildung / Lehrgänge

- | | |
|-------------------|---|
| 07/1998 | Seminar „Kundenorientierung und Teamarbeit“ |
| 04/2000 | Lehrgang „Aufbau und Technik hinter dem Internet“ |
| 05/2000 | Lehrgang „Elektroschweißen Grundlagen ELO“ |
| 10/2003 – 11/2003 | Seminar „UNIX/Linux Grundlagen“ |
| 10/2004 – 03/2005 | Seminar „.NET Framework Programmierung mit C#“ |

Studentische und private Projekte

- | | |
|-------------------|---|
| 11/2004 – 03/2005 | Studienarbeit „Modellierung einer Bahnsteuerung“ unter Verwendung der Simulationsumgebung MLDesigner |
| 01/2006 – 10/2006 | Diplomarbeit „Modellierung spezieller Komponenten des Flexray Protokolls“ unter Verwendung der Simulationsumgebung MLDesigner |
| seit 05/2006 | Erstellung einer eigenen Homepage unter Verwendung von ASP.Net / C# und Macromedia Flash MX 2004
Abrufbar unter www.zessacks.com |
| seit 10/2006 | Umstellung und Aktualisierung der Homepage vom Übersetzungsbüro Schmole aus Niesky,
Umgestaltung von Layout und Servertechnik |

Jirko Zessack
Kopernikusstrasse 1
98693 Ilmenau
Telefon: +49(174) 1 84 52 42
Email: karriere@zessacks.com

Fremdsprachen und sonstige Fähigkeiten

Englisch	gute Kenntnisse in Wort und Schrift (Allgemeinsprache und technisches Englisch)
Französisch	Elementare Grundlagen, aufbaufähig
EDV	Word, Excel, Access, Powerpoint, Outlook, IE, Visio, Frontpage und Windows, Acrobat, Distiller, Illustrator, Netzwerkmanagement, .NET Framework, Visual Studio, C, C++, C#, VB, VBA, SQL, Pascal, Assembler, Labview, AutoCAD
Maschinenschreiben	10 Finger System blind mit ca. 180 Anschlägen / Minute

Hobbies

Automobile	Reparatur und Instandhaltung von Fahrzeugen Restauration von Oldtimern
Sport	Volleyball, Squash, Tennis, Skifahren, Joggen, Fitnesscenter, Wandern, Wellness
Pflanzen	Pflegen und züchten von Garten-, Balkon- und Zimmerpflanzen, sonstige Gartenarbeit
Computer und IT	Wartung von PCs, Telefonsupport bei Computerproblemen im Bekanntenkreis, Programmieren, kreative Gestaltung (z. B. Webdesign)
Lesen	News und Trends zu vielfältigen IT – und Automobilthemen, Fachliteratur für Weiterbildung

Ilmenau, den 29. Oktober 2006

Jirko Zessack

Danksagung

Im Folgenden möchte ich mich bei allen Personen bedanken, die mich bei der Arbeit unterstützt haben und zum Gelingen beigetragen haben. Besonderer Dank gilt hierbei:

Herr Prof. Dr.-Ing. habil W. Fengler

dafür, dass er diese Arbeit betreut hat und es mir überhaupt erst ermöglicht hat, diese Arbeit zu erstellen.

Herr Dipl.-Inf. Sven Köhler

für die sehr gute fachliche Unterstützung, dafür dass er immer Zeit für mich hatte und auch dafür, dass er für mich immer erreichbar war.

Herr Thomas Lohfelder

für die Unterstützung bei Problemen mit MLDesigner 2.6

Mission Level Design GmbH (MLD)

für die kostenlose Lizenz zur Nutzung von MLDesigner über die gesamte Dauer meiner Diplomarbeit.

Herr Dipl.-Pol. Ruslan Schmole

für die Unterstützung bei der Fehlerkorrektur dieser Arbeit

Herr Steffen Lerm

für die Unterstützung bei Problemen jeglicher Art sowie für das Korrekturlesen dieser Arbeit

Bei meiner Familie und allen Bekannten

dafür, dass sie mir die nötige Zeit für diese Arbeit gegeben haben.

Erklärung

Hiermit versichere ich, dass ich diese Diplomarbeit selbständig verfasst und nur die angegebenen Quellen und Hilfsmittel verwendet habe. Alle von mir aus anderen Veröffentlichungen übernommenen Passagen sind als solche gekennzeichnet.

Ilmenau, 2006-10-02

Inhaltsverzeichnis

1. Vorwort	01
2. Motivation	03
2.1. Anwendungsgebiet	03
2.2. Technische Daten und Leistungsfähigkeit im Überblick	05
2.3. FlexRay – Konsortium	12
3. Protokollkomponenten von FlexRay	15
3.1. Komponentenüberblick und das ISO/OSI Referenzmodell	15
3.2. Aufgabe und Aufbau der einzelnen Komponenten	20
3.2.1. Komponenten mit Schicht 7 Funktionalität	21
3.2.1.1. CHI – Controller Host Interface	21
3.2.2. Komponenten mit Schicht 2 Funktionalität	23
3.2.2.1. POC – Protocol Operation Control	24
3.2.2.2. Synchronisationsteil	27
3.2.2.3. FSP – Frame and Symbol Processing	27
3.2.2.4. MAC – Media Access Control	31
3.2.3. Komponenten mit Schicht 1 Funktionalität	34
3.2.3.1. CoDec – Code and Decode	35
4. Synchronisation und Cluster - Startup	37
4.1. Rahmenformat von FlexRay	37
4.2. Synchronisation	40
4.2.1. MTG – Macrotick Generation Process	46
4.2.2. CSP – Clock Synchronization Process	47
4.2.3. CSS – Clock Synchronization Startup Process	50
4.3. Startup	51
4.3.1. Startup Prepare	56
4.3.2. Integration Listen	56
4.3.3. Coldstart Listen	57
4.3.4. Coldstart Collision Resolution	57
4.3.5. Coldstart Consistency Check	58
4.3.6. Coldstart GAP	58
4.3.7. Initialize Schedule	59

4.3.8.	Integration Coldstart Check	59
4.3.9.	Coldstart Join	59
4.3.10.	Integration Consistency Check	60
4.3.11.	Abort Startup	60
5.	Abstraktes Modell eines FlexRay - Node	61
5.1.	Was kann das Modell	61
5.2.	Modellbeschränkungen und Abweichungen zur Realität	62
5.3.	Modellverwendung	66
6.	Erkenntnisse aus dem Modell	77
6.1.	Midpoint in NIT und gOffsetCorrectionStart	78
6.2.	CRC Frameberechnung	81
6.3.	Taktabweichung	83
6.4.	Offset- und Anstiegskorrektur	86
6.5.	Verwendung von 2 oder mehr als 15 Synchronisationsnodes	87
6.6.	Zusammenfassung	88
7.	Zusammenfassung	89
7.1.	Das Buskonzept	89
7.2.	Echtzeitverhalten	91
7.2.1.	Zyklenaufbau	91
7.2.2.	Alarmsteuerung	92
7.2.3.	Fehlerüberwachung	93
8.	Ausblick und Einschätzung	95
Anhang A – Grundlagen		97
A.1	MLD Grundlagen	97
A.2	SDL Grundlagen	99
Anhang B – Modellstruktur		101
B.1	Struktur der Modellierung	101
B.1.1	CHI	117
B.1.2	POC	118
B.1.3	FSP	121
B.1.4	MAC	124
B.1.5	CoDec	126
Anhang C – Datenstrukturen des Modells		129

Abbildungsverzeichnis

2.2.1	Prinzip der Differenzspannung [2]	7
2.2.2	Passiver Bus mit Channel 2 zur Redundanzzeugung [11]	8
2.2.3	Sterntopologie mit Redundanz [11]	8
2.2.4	Vor- und Nachteile von Bus- und Sterntopologie [9]	9
2.2.5	Buszuteilung beim TDMA	10
3.1.1	OSI Referenzmodell der ISO	16
3.1.2	Schichtenarchitektur vs. OSI bei FlexRay	18
3.1.3	Ebenenmodell einer Automatisierungsanlage der PDV [15]	19
3.2.1	FlexRay Protokollabschnitte mit zusammengefasster Sync [2]	20
3.2.1.1	Zuordnung Schicht 7 in die FlexRay Protokollhierarchie [1]	21
3.2.2.1	Zuordnung Schicht 2 in die FlexRay Protokollhierarchie [1]	23
3.2.2.1.1	POC Zustandsautomat [2]	25
3.2.2.3.1	abstrakter Zustandsautomat vom FSP [2]	30
3.2.2.4.1	Darstellung der Grenzen eines Zyklus [2]	31
3.2.2.4.2	Zustandsmaschine MAC Prozess im statischen Segment [2]	32
3.2.2.4.3	Zustandsmaschine MAC Prozess im dynamischen Segment [2]	33
3.2.3.1	Zuordnung der Schicht 1 in die FlexRay Protokollhierarchie [1]	34
4.1.1	MTS und CAS Symbol auf Bitebene [2]	37
4.1.2	Frameaufbau im dynamischen Segment auf Bitebene [2]	38
4.1.3	FlexRay Header Segment [1]	38
4.2.1	Protokollkomponenten von FlexRay [2]	40
4.2.2	Hierarchische Darstellung der FlexRay Synchronisation [9]	41
4.2.3	Messung, Offset- und Anstiegskorrektur [2]	45
4.2.2.1	SDL Diagramm des CSP Prozesses [2]	48
4.3.1	Wichtigste Protokollabschnitte für den Startup [2]	51
4.3.2	Ablauf eines Cluster – Startup [2]	52
5.3.1	FlexRay SyncProzess	67
5.3.2	Konfigurationsvariablen und Konstanten eines FlexRay Node	69
5.3.3	Schaltflächen für die Simulationssteuerung	71

5.3.4	Busausgabe und CE-Start Signal	72
5.3.5	Offsetkorrektur von Node Nummer 1	73
5.3.6	Anstiegskorrektur von Node Nummer 3	73
5.3.7	Statusfenster für Node Nummer 10	74
5.3.8	Fehlerausgabe über CHI von Node 10	75
A.2.1	SDL Darstellung zur Beschreibung von ZM's	100
B.1.1	Zusammengefasste Synchronisationskomponenten	101
B.1.2	MTG Prozess im MLD	103
B.1.3	„Sub-Test-Condition“ zur Auswertung von Boolean Variablen“	104
B.1.4	CSS Prozess im MLD	105
B.1.5	„Sub-Test-Value-Memory“ zum Vgl. von Steuervariablen mit vordefinierten Eingabewerten	106
B.1.6	„Sub-MDS-IntegrationSuccessful“	106
B.1.7	„Sub-DSM-StartClock“	107
B.1.8	„Sub-DSM-vRF“	107
B.1.9	relative Ebene 0 des CSP	108
B.1.10	„FlexRay-Sync-Node-Syncmodul-CSP-IntegrationControl“	109
B.1.11	„FlexRay-Sync-Node-Syncmodul-CSP-InitMeasurement“	110
B.1.12	„FlexRay-Sync-Node-Syncmodul-CSP-Measurement“	111
B.1.13	„Sub-write-zsDevTable“	112
B.1.14	„Sub-read-zsDevTable“	112
B.1.15	„FlexRay-Sync-Node-Syncmodul-CSP-CalcRate“	113
B.1.16	„FlexRay-Sync-Node-Syncmodul-CSP-CalcOffset“	114
B.1.1.1	SDL für das CHI (nicht standardisiert)	118
B.1.2.1	Startinitialisierung der POC	118
B.1.2.2	Reaktion auf Porteingaben in verschiedenen Zuständen	119
B.1.2.3	POC!normal_active Zustand	119
B.1.2.4	Überprüfungsmakro für POC!normal_active	120
B.1.2.5	POC!normal_passive	120
B.1.2.6	POC!normal_passive Überprüfungsmakro	121
B.1.3.1	Startzustand des FSP	121
B.1.3.2	Makro „Wait for CE-Start“	122
B.1.3.3	Makro „Wait for Chirp“	122
B.1.3.4	Makro „Decoding“	122

B.1.3.4	Makro „Decoding“	122
B.1.3.5	Makro „Process Startupframes“	123
B.1.3.6	Makro „Process static frame“	123
B.1.3.7	Makro „Slot Segment End“	123
B.1.3.8	Makro „Wait for Transmission End“	124
B.1.4.1	MAC Prozess Hauptteil	124
B.1.4.2	MAC Makro „Static Segment“	125
B.1.4.3	MAC Makro „Assemble Frame in Static Segment“	125
B.1.5.1	CoDec Prozess Hauptzustand	126
B.1.5.2	CoDec Makro „Decode“	126
B.1.5.3	CoDec Makro „Transmit“	127
B.1.5.4	CoDec Channel Überwachung	127
B.1.5.5	CoDec auf Datenbeginn warten	127
B.1.5.6	CoDec Subprozess BitSTRB	128
B.1.5.7	BitSTRB Submakro für Chirp CE-Start Timing	128